

基于 CompactPCI 总线的 CAN 卡实现

石 宙 王君艳 上海交通大学电力电子专业(200240)

Abstract

This paper emphasizes the presentation of hot swap design of CAN board based on CompactPCI BUS, and presents the key points about how to realize the CompactPCI BUS interface and the CAN module interface.

Keywords: CompactPCI, PCI9030, Hot swap, CAN Bus

摘 要

本文着重介绍了基于 CompactPCI 总线的 CAN 卡热插拔电源控制模块的设计, 并叙述了 CompactPCI 总线接口及 CAN 模块接口的硬件实现要点。

关键词: CompactPCI, PCI9030, 热插拔, CAN 总线

近年来, CAN 总线由于具有实时性强、传输距离较远、抗电磁干扰能力强、成本低等诸多优点, 使 CAN 总线在汽车行业、工业控制、机器人、医疗器械等领域得到广泛应用。为了扩展 CAN 总线的功能, 可设计具有 CAN 接口和 PC 接口的 CAN 适配卡, 与 PC 连接, 使得可以通过 PC 来控制和管理 CAN 总线。在众多的适配卡中, 以 PCI 总线适配卡的数据传输速度最快(33MHz 总线频率、32 位传输时峰值可高达 132MB/s), 性能最好。但 PCI 总线对 PC 机的依赖性较强, 在调试过程中或适配卡出现故障时, 需对整个 PC 系统重启, 限制了 CAN 总线的进一步发展。CompactPCI 是基于标准的 PCI 电气规范上的一个高性能总线, 是一种新的开放式工业计算机标准, 基于 CompactPCI 总线的 CAN 卡更利于 CAN 总线的应用和发展。

1 系统结构

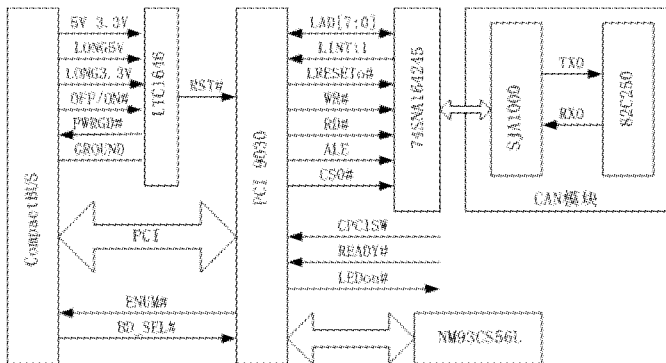


图 1 系统原理图

系统原理图如图 1 所示。该系统由以下几部分组成:

CompactPCI 总线核心芯片 PCI9030。PLX 公司的 PCI9030 是业界首个支持热交换的 PCI 目标接口芯片, 为 CompactPCI 接口提供了优秀的解决方案。它采用 SMARTarget 技术, 可以保证高性能的热交换实施功能, 可以支持具有热交换功能的 PICMG2.1 目标设备, 并且符合 PCIv2.2 规范所规定的 32 位 33MHz 目标接口功能, 可以获得高达 132Mbyte/s 的 PCI 突发传输速度, 局部总线操作速度最高可达 60MHz, 支持 5 个局部地址空间到 PCI 总线地址空间的映射(空间 0、1、2、3、4 以及 1 个扩展的 ROM), 传输等待周期及总线宽度可编程。另外, PCI9030 内含预充电 BIOS、早期电源支持、热交换控制/状态寄存器(HS_CSR)和附加引脚资源, 可利用这些资源以及 ENUM# 输出信号、微型弹出开关和表示用户插入/取出状态的

LED 灯实现运动控制板卡的带电热插拔的软硬件控制。

CompactPCI 总线热插拔电源控制芯片 LTC1646。LINEAR 公司的 LTC1646 是 CompactPCI 总线热插拔控制器, 允许系统运行过程中插拔 CompactPCI 卡。LTC1646 为不使用系统提供的 ±12V 供电的应用, 直接控制 3.3V 和 5V 的供电。控制器以可控的形式抬升电流, 使电涌电流可能造成的危害达到最小。它还提供 I/O 引脚的加电前偏置电压, 并且将 PCI_RST 信号与 HEALTHY 信号逻辑地组合, 生成 LOCAL_PCI_RST 信号。

CAN 总线模块。由于 PCI9030 可以启动局部总线的读写, CAN 卡不再需要微控制器, 采用 CAN 通信控制器即可, 本卡采用 PHILIPS 的 SJA1000 芯片。SJA1000 支持 BasicCAN 和 Pelican 两种模式, 具有 FIFO、支持热插拔等功能。值得注意的是 SJA1000 的引脚电平与 PCI9030 的不一样, 需要进行电平转换, 本文使用了 TI 公司的 74SNA164245 电平转换芯片。

初始化 EEPROM (NM93CS56L), 用于复位后初始配置 PCI9030 的寄存器信息。

2 CompactPCI 接口实现

CompactPCI 接口的设计要点在于在硬件插拔过程中, 不能对 CompactPCI 总线产生较大的冲击, 不能影响 CompactPCI 总线上数据传输的正确。所以应具有良好的热电源切换控制电路和相应的总线电路以及便于软件处理热插拔过程的控制信号。

2.1 PCI9030 对 CompactPCI 的支持

PCI9030 芯片有 BD_SEL# 输入信号引脚、ENUM# 输出信号引脚、CPCISW 输入信号引脚和 LEDON# 输出信号引脚, 均用作 CompactPCI 接口热插拔控制信号。其功能如下:

PCI9030 的 BD_SEL# 输入信号引脚在 CAN 卡插入背板后与背板的引脚 BD_SEL# 相连, 背板上 BD_SEL# 是最短的引脚, BD_SEL# 信号为高电平时, 指示 CAN 卡在插入或拔出过程中, 使 PCI9030 输出引脚成高阻态, 保护芯片。PCI 卡上有一个微型开关, 它的状态由操作者改变, 为了消抖, 开关的状态在 1ms 的时间间隔内采样 6 次, 此开关的状态触发 PCI9030 的 CPCISW 信号, 并改变 ENUM# 输出信号。PCI9030 的 ENUM# 信号是送到背板的带上拉的集电极开路信号, 它通知背板主机 CPU 板卡是刚刚插入, 还是即将拔出。并通知 CPU 系统配置改变, 使 CPU 同时执行相关必要的软件操作(在板卡安装时, 安装设备驱动程序; 在移出板卡前, 卸载设备驱动程序)。板卡的插入/拔出状态是由 CPCISW 信号送到 PCI9030 完成的, 这时,

PCI9030 通过 ENUM# 信号通知背板主机硬件配置改变情况,同时主机 CPU 执行相关必要的软件操作。当操作结束时,主机 CPU 通过 PCI9030 将 CPCISW 信号写入 HS-CSR 寄存器的相应位中,使 LEDON# 信号变化,点亮或熄灭蓝灯,通知板卡可安全取出或已安全插入。另外,PCI9030 将板卡插入/拔出的状态(即 CPCISW 信号)写入 HS_CSR 寄存器的相应位中,软件可以通过这些位来查询板卡插入/拔出状态,使软件可采取各种切换措施,也可以通过向寄存器的相应位写 1 来清除该位。

2.2 CompactPCI 接口热插拔电源控制

热插拔电源电路需在插拔过程中和正常工作时,对 CompactPCI 接口板电源进行监控,按一定的速率及时地上电和断电,把该电源的情况及时通知背板系统以便通过软件进行处理;同时需对 CompactPCI 接口板的总线信号提供预充电电压,保证 CompactPCI 接口板在插拔过程中,对 CompactPCI 总线的冲击很小;另外需对背板的 PCIRST 信号和 CompactPCI 接口板的电源好坏情况进行逻辑处理来产生该接口板上的 LOCAL_PCI_RST 信号。为此,热插拔电源电路采用了芯片 LTC1646 作为 CompactPCI 热插拔电源管理器,LTC1646 工作原理图如图 2 所示。它能够使线路板在运行中的 CompactPCI 总线插槽内安全地插入和拔出。两个外部 N 沟道通路晶体管 IRF7413 控制 3.3V 和 5V 电源,使电源能在电流限制或可设置速率上电。

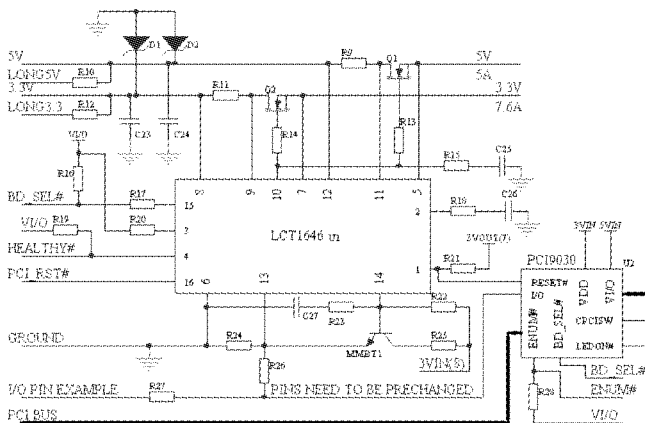


图 2 LTC1646 工作原理图

2.2.1 在 LTC1646 芯片控制下 CompactPCI 卡的上电顺序

当卡插入时,长 3.3V 和 5V 背板连接器插针以及长 GND 插针首先接触,为预充电、V/I/O 和 PCI9030 提供早期电源。LTC1646 预充电电路在插入阶段将总线 I/O 插针偏置为 1V。3.3V 和 5V 中等长度的电源插针在插入的下一个阶段接触,但只要 OFF/ON#(15)引脚被 1.2kΩ 上拉电阻拉到 V/I/O,线路板电源则被关断。在线路板插入的最后阶段,BD_SEL# 短连接器插针开始接触,OFF/ON# 引脚被拉低。这使得通路晶体管导通;并且在内部有一个 5μA 电流源与 TIMER 引脚连接时,每个通路晶体管的电流开始增加,直至增加到各自的电流限值;然后,3.3V 和 5V 电源被允许按一定的速率上电,一旦两组电压都在容差范围之内,HEALTHY# 将拉低,LOCAL_PCI_RST# 可自由跟随 PCI_RST#。

2.2.2 在 LTC1646 芯片控制下 CompactPCI 接口板的断电顺序

当 BD_SEL# 被拉高时则开始一个断电过程。LTC1646 内部开关被连接于每个输出电源电压引脚,使旁路电容器向地放电。TIMER 引脚立即被拉低。GATE 引脚被一个 200μA 的电流源拉低,以防止 3.3V 和 5V 电源上的负载电流同时变为零从而

对电源电压造成干扰。当任一输出电压跌落在门限以下时,HEALTHY# 引脚被拉高,LOCAL_PCI_RST# 将被拉低。

一旦断电过程完成,插卡就可以从插槽内取出。在拔出期间,预充电电路继续将总线 I/O 插针偏置为 1V,直到 5V 和 3.3V 长连接器插针分开。

3 CAN 模块接口实现

CAN 模块的核心芯片为 SJA1000,CAN 总线收发器采用 82C250。82C250 芯片是 CAN 总线控制器和物理总线的接口,可以提供对 CAN 总线的差动发送和接受能力,具有抗瞬间干扰能力,且可以通过调整 CAN 总线通讯脉冲的边沿斜率来降低射频干扰。

PCI9030 在复位后,在局部总线端发出 LRESETo# 复位信号,因此可以用此信号复位 SJA1000,这样在复位 PCI9030 的同时也复位 SJA1000,但主机软复位 PCI9030 时,PCI9030 的配置寄存器不会被复位,而 SJA1000 的寄存器将被复位。

PCI 设备在计算机中的硬件资源是系统动态分配的,因此在设计出基本的硬件框架后,要进行 PCI 配置设计。CAN 卡的硬件资源为映射 SJA1000 内部寄存器的内存映射空间和一个中断源。PCI9030 提供 5 个局部地址空间,可以选用其中的一个作为 SJA1000 的地址空间,分配 32 个 8 位地址。PCI9030 提供 2 个局部中断源,利用 LINTi1 即可,注意的是:SJA1000 的 INT 引脚为开漏极输出,与 LINTi1 连接的时候,必须加上拉电阻,否则该信号线的电平不确定,另外 SJA1000 的 INT 信号为低电平有效,需要设置 PCI9030 的中断控制寄存器 INTCSR,使 LINTi1 为低电平触发。利用 PCI9030 的局部设备片选 CS0# 作为 SJA1000 的片选信号,CS0# 片选信号的起始地址和地址范围为 CS0 Base Address 寄存器 CS0BASE 设置。另外,PCI9030 的 READY# 信号为局部总线数据准备信号,SJA1000 的寄存器地址映射成地址,数据传输不存在延迟等待,因此 READY# 引脚可接地,表示 SJA1000 的寄存器总是立即可读写。

4 初始化

复位后,PCI9030 开始读串行 EEPROM,START 为 0 表示 EEPROM 存在,PCI9030 将用它来进行配置。若读出来的第一个字不是 FFFF,就认为 EEPROM 不是空的,并继续操作。PCI 总线上的主机可以对 EEPROM 进行读写。注意在软件复位的情况下,配置寄存器不会被复位,但 PCI9030 的配置寄存器可以用设置 CNTRL[29]位来重载。EEPROM 时钟是 PCI9030 时钟 132 分频得到,既 250KHz,所以使用的串行 EEPROM 必须支持 250KHz 读操作。

5 结束语

此 CAN 卡用于采集汽车稳定性分析的数据时,不但工作稳定,通信正常,而且使用方便,提高了工作效率。CompactPCI 是一种新的开放的工业计算机标准,具有可靠、模块化、易使用、易维护的优点,为工业计算机的应用提供了更好的解决方案。CAN 总线与 CompactPCI 总线的结合,也将使 CAN 总线的应用更加广泛。

参考文献

- 1 PCI Local Bus Specification,PCI Special Interest Group,October,2001
- 2 郭宽明.CAN 总线原理与应用系统设计.北京航空航天大学出版社,2002(3)

[收稿日期:2004.9.27]